



丸文研究奨励賞 受賞者

トープラサートボン カシディット
TOPRASERTPONG Kasidit
東京大学 大学院工学系研究科 准教授

酸化ハフニウム系強誘電体の薄膜化
および動作・破壊の物理解明と
不揮発性メモリ・AI用LSIへの応用展開

強誘電体デバイスの原理理解から高信頼メモリと新計算原理への展開

研究の背景

大規模計算技術の急速な発展により、情報処理システムにはこれまで以上の高速性と低消費電力化が求められている。特に、演算データを保持するメモリの高効率化・高集積化に加え、従来の計算機の枠組みにとらわれない新しいコンピューティング技術の創出が重要な課題となっている。その実現に向けて酸化ハフニウム系強誘電体が注目されている。酸化ハフニウム系強誘電体は電源を切っても状態を保持できる不揮発性メモリとしての応用が可能であり、また最先端の半導体プロセスとの高い親和性も備えている。一方で、その動作原

理が複雑であり、信頼性の実用化上の課題もあった。本研究では、酸化ハフニウム系強誘電体の材料とデバイスの物理現象を明らかにして学理を体系化することで実用化への道筋を明確にし、それに基づいて低消費電力・高信頼性の不揮発性メモリデバイスの実証に取り組んでいる。さらに、強誘電体を新コンピューティング技術へと発展させることを目指し、分極が本質的に有する非線形ダイナミクスを情報処理に活用する新しい計算原理を提案することで、低消費電力AI技術への展開も行った。

研究の成果

まず、酸化ハフニウム系強誘電体を強誘電体メモリに向けて検討するにあたり、高い動作電圧による消費電力の増大と絶縁破壊に起因する低い書換耐性が実用化上の本質的な課題である。私はこれらの課題を薄膜化によって同時に解決できることを初めて示した[1,2]。まず、酸化ハフニウムと酸化ジルコニウムの混晶強誘電体に着目し、その熱処理条件を体系的に調査することで薄膜化に向けた設計指針を確立した。その結果、強誘電体膜を4 nmまで極薄化しても強誘電特性を保持できるプロセス条件を提示し、さらに、抗電圧が膜厚に比例して低減することを実験的に明示した。これにより、膜厚4 nmで1 V前後という極めて低い動作電圧を実現し、ロジックの電源電圧付近まで低減する

ことに成功した(図1)。さらに、この薄膜化により絶縁破壊耐性が向上することも明らかにした。その物理機構として、ホット電子によるダメージに起因するモデルを提案し、薄膜ほど低電圧動作が可能ため破壊に至りにくいことを示し、薄膜化と耐久性向上の関係性を明確にした。その結果、100兆回程度の書換耐性を有する強誘電体キャパシタを実証し、絶縁破壊がボルトネックとされてきた酸化ハフニウム系強誘電体に対して物理的理解に基づいた解決方針を確立した。

次に、強誘電体材料を応用したデバイスの代表例である強誘電体トランジスタに着目し、その内部で実際に起こっている物理現象の理解に取り組んでいる。強誘電体トランジスタは、トランジスタのゲート絶縁膜に強誘電体を導入することで閾値電圧を制御する不揮発性メモリであり、低動作電圧のフラッシュメモリとして大きな注目を集めている。しかし、実デバイスの閾値電圧が強誘電分極のみでは説明できず、デバイス物理の理解が不十分という本質的な課題を抱えていた。本研究では、強誘電体トランジスタの界面電荷を直接分離・定量評価可能にする測定手法を確立した。図2に示すように、本評価手法を導入し、強誘電体/シリコンチャンネル界面における全電荷・自由キャリア・トラップ電荷を分離することに成功した[3]。これにより強誘電体トランジスタ内部でこれまで理解が不十分だったトラップ電荷の挙動を初めて直接観測し、分極電荷が巨大なトラップ密度を誘起する現象を初めて実験的に明らかにした。この発見は強誘電体トランジスタに関する理解を根底から見直すものであり、分極とトラップ電荷の強い相互作用の考慮が必要であることを明確にした[4]。さらに、この誘起された

トラップ電荷がメモリ劣化に与える影響を明らかにするとともに[5]、強誘電体を薄膜化することでトラップ電荷を低減できることを実証した[6]。

最後に、強誘電体を「情報を保存する材料」としてだけでなく、「情報を処理する材料」として積極的に活用するという新しい方向性を開拓した。図3に示すように、強誘電体デバイスには自発分極および電荷の相互作用に起因する非線形性・ヒステリシス・内部状態保持特性が内在していることに着目した。これらの分極ダイナミクスを活用し、高効率で時系列データ処理が可能な強誘電体リザーバーコンピューティングを提唱した[7]。強誘電体リザーバーコンピューティングによる時系列信号処理の基本動作の実証に加え、複数のリザーバーコンピューティングシステムを並列に動作させることで音声認識タスクを行い、発話数字の分類タスクにおいて98.1%の高認識率を達成した[8](図4)。また、強誘電体分極が誘起するトラップによる信頼性低下がリザーバーコンピューティングへ与える影響を調べる実験を体系的に行い、高信頼性リザーバーコンピューティングの機構解析および動作実証を行った[9]。リザーバーコンピューティングを半導体技術と高い親和性を有する強誘電体で実現することで、この計算原理を既存の演算回路や他のAIハードウェアと容易に集積し、実証できる可能性を示した[10]。

将来の展望

本研究で確立した酸化ハフニウム系強誘電体の材料特性およびデバイス動作の

図3 時系列データ処理を高効率で実施できる強誘電体リザーバーコンピューティング

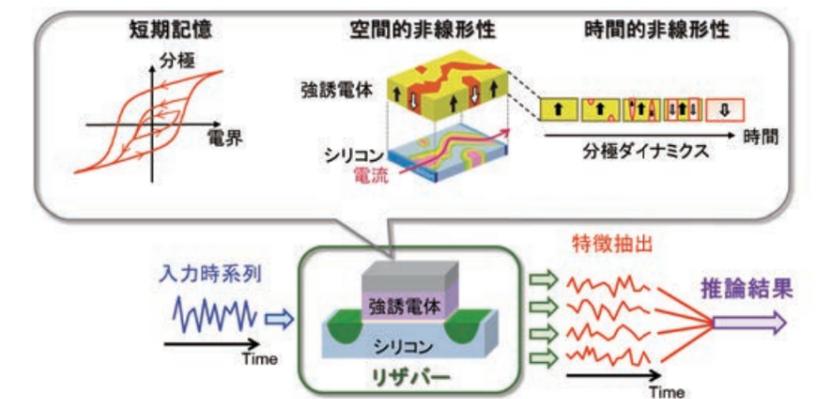
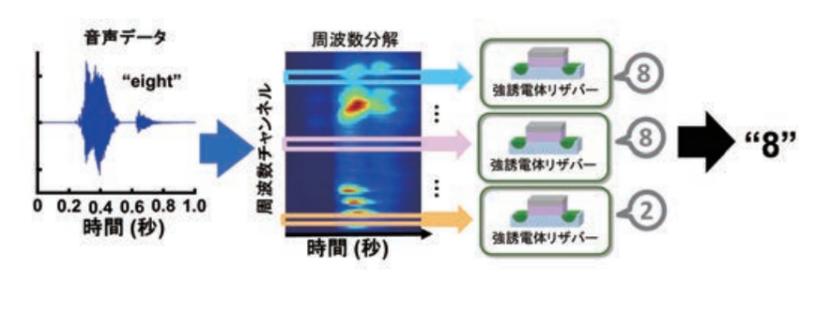


図4 強誘電体リザーバーコンピューティングを用いた音声認識の実証



理解は今後の強誘電体エレクトロニクスの基盤となるものであり、ロジック混載メモリへの展開を通じて、さらなる高密度化・低消費電力化を実現する次世代メモリを目指す。また、強誘電体の分極ダイナミクスを活用したAI応用は、低消費電力の新しいコンピューティングの姿を提示する可能性を有する。材料物理の理解から、デバイス、情報処理へと展開する本研究は、次世代の半導体技術とAI技術を結びつける重要な基盤とな

ることが期待される。

謝辞

本研究は、東京大学の高木教授、竹中教授、研究室メンバー、RAMXEED株式会社の齋藤様、彦坂様、中村様をはじめとする多くの方々のご支援・ご協力の下に行われました。この場をお借りして心より感謝申し上げます。

References(参考文献)

- [1] K. Tahara, K. Toprasertpong, Y. Hikosaka, K. Nakamura, H. Saito, M. Takenaka, and S. Takagi, Symposia on VLSI Technology and Circuits, T7-3 (2021).
- [2] K. Toprasertpong, K. Tahara, Y. Hikosaka, K. Nakamura, H. Saito, M. Takenaka, and S. Takagi, ACS Appl. Mater. Interfaces 14, 51137-51148 (2022).
- [3] K. Toprasertpong, M. Takenaka, and S. Takagi, IEEE International Electron Devices Meeting (IEDM), 570-573 (2019).
- [4] K. Toprasertpong, M. Takenaka, and S. Takagi, Appl. Phys. A 128, 1114 (2022).
- [5] K. Toprasertpong, M. Takenaka, and S. Takagi, Jpn. J. Appl. Phys. 63, 02SP47 (2024).
- [6] Z. Cai, K. Toprasertpong, M. Takenaka, and S. Takagi, IEEE Trans. Electron Devices 71, 3633-3639 (2024).
- [7] K. Toprasertpong, E. Nako, Z. Wang, R. Nakane, M. Takenaka, and S. Takagi, Commun. Eng. 1, 21 (2022).
- [8] E. Nako, K. Toprasertpong, R. Nakane, M. Takenaka, and S. Takagi, IEEE Trans. Electron Devices 70, 5657-5664 (2023).
- [9] K. Toprasertpong, E. Nako, S.-Y. Min, Z. Cai, S.-K. Cho, R. Suzuki, R. Nakane, M. Takenaka, and S. Takagi, IEEE International Reliability Physics Symposium (IRPS), 6C.1 (2024).
- [10] K. Toprasertpong, T. Mikolajick, S. Datta, Q. Huang, and S. Takagi, MRS Bulletin 50, 1-11 (2025).